

Docket No.: HI-0173

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer No.: 34610
Tae Jae LEE :
New U.S. Patent Application :
Filed: November 6, 2003 :
For: ATM-BASED DATA TRANSMITTING AND RECEIVING DEVICE AND
METHOD

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window
Crystal Plaza Two, Lobby, Room 1B03
Arlington, Virginia 22202

Sir:

At the time the above application was filed, priority was claimed based on the
following application:

Korean Patent Application No. 85365/2002, filed on December 27, 2002.

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP



Carl R. Wesolowski
Registration No. 40,372
Mark E. Olds
Registration No. 46,507

P.O. Box 221200
Chantilly, Virginia 20153-1200
703 502-9440 DYK:CRW:MEO/par
Date: November 6, 2003

Please direct all correspondence to Customer Number 34610



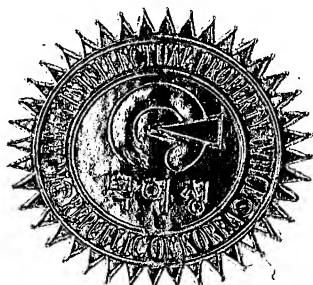
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0085365
Application Number

출원년월일 : 2002년 12월 27일
Date of Application DEC 27, 2002

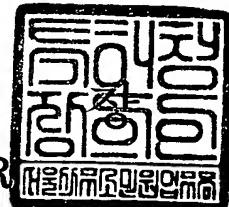
출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2003년 08월 11일

특허청

COMMISSIONER



【서지사항】

| | | | |
|------------|--|---|----------|
| 【서류명】 | 특허출원서 | | |
| 【권리구분】 | 특허 | | |
| 【수신처】 | 특허청장 | | |
| 【참조번호】 | 0004 | | |
| 【제출일자】 | 2002.12.27 | | |
| 【국제특허분류】 | H04B | | |
| 【발명의 명칭】 | A T M 셀을 이용한 데이터 송수신 장치 | | |
| 【발명의 영문명칭】 | Apparatus for data transmission and receive using ATM cell | | |
| 【출원인】 | | | |
| 【명칭】 | 엘지전자 주식회사 | | |
| 【출원인코드】 | 1-2002-012840-3 | | |
| 【대리인】 | | | |
| 【성명】 | 허용록 | | |
| 【대리인코드】 | 9-1998-000616-9 | | |
| 【포괄위임등록번호】 | 2002-027042-1 | | |
| 【발명자】 | | | |
| 【성명의 국문표기】 | 이태재 | | |
| 【성명의 영문표기】 | LEE, Tae Jae | | |
| 【주민등록번호】 | 681023-1030818 | | |
| 【우편번호】 | 423-060 | | |
| 【주소】 | 경기도 광명시 하안동 682번지 고층주공아파트 101동 1302호 | | |
| 【국적】 | KR | | |
| 【심사청구】 | 청구 | | |
| 【취지】 | 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 허용록 (인) | | |
| 【수수료】 | | | |
| 【기본출원료】 | 20 | 면 | 29,000 원 |
| 【가산출원료】 | 17 | 면 | 17,000 원 |

1020020085365

출력 일자: 2003/8/13

| | | |
|----------|-------------------|-----------|
| 【우선권주장료】 | 0 건 | 0 원 |
| 【심사청구료】 | 14 항 | 557,000 원 |
| 【합계】 | 603,000 원 | |
| 【첨부서류】 | 1. 요약서·명세서(도면)_1통 | |

【요약서】**【요약】**

본 발명은 연산 처리 장치간의 데이터 송수신 장치에 있어서, 특히 연산 처리 장치간 데이터 송수신시 AAL 레이어 기능을 하드웨어적으로 구현할 수 있도록 한 것으로서, 본 발명에 따른 ATM 셀을 이용한 데이터 송수신 장치는 연산 처리 장치로부터 수신된 VPI/VCI가 첨부된 데이터를 이용한 ATM 셀 헤더를 일정 단위의 크기 데이터와 결합하여 ATM 셀을 생성하여 ATM 스위치부로 전송하는 데이터 송신수단과; ATM 스위치로부터 ATM 셀을 수신하여 연결형 셀의 버퍼링을 VPI/VCI 정보에 따라 제어하여 셀 버퍼 지시자와 이에 대응하는 페이로드를 순차 저장하고, 상기 저장된 연결형 셀을 셀 버퍼 지시자에 따라 패킷 데이터로 복원하여 연산 처리 장치로 전달하는 데이터 수신수단을 포함하는 것을 특징으로 한다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

ATM 셀을 이용한 데이터 송수신 장치{Apparatus for data transmission and receive using ATM cell}

【도면의 간단한 설명】

도 1은 ATM 셀의 포맷을 도식한 도면.

도 2는 종래 연산 처리 장치에서의 ATM 셀 송수신 장치를 나타낸 구성도.

도 3은 본 발명 실시 예에 따른 ATM 셀을 이용한 데이터 송수신 장치를 나타낸 구성도.

도 4는 도 3의 데이터 송신 장치의 구성도.

도 5는 도 3의 데이터 수신 장치의 구성도.

도 6은 본 발명 실시 예에 따른 송신 데이터 버퍼부에 저장된 데이터의 포맷 구성도.

도 7은 본 발명 실시 예에 따른 패킷 데이터의 분할 및 셀 생성 과정을 예시한 도면.

도 8은 도 5의 메모리부의 구성도.

도 9는 본 발명 실시 예에 따른 연결형 셀 버퍼의 포맷 구성도.

도 10은 본 발명 실시 예에 따른 프리 셀 버퍼 지시자 큐의 포맷 구성도.

도 11은 본 발명 실시 예에 따른 수신 상태 테이블의 포맷 구성도.

도 12는 본 발명 실시 예에 따른 수신 완료 상태 큐의 포맷 구성도.

도 13는 본 발명 실시 예에 따른 수신 데이터 버퍼부에 저장된 데이터의 포맷 구성도.

<도면의 주요부분에 대한 부호의 설명>

100...연산 처리 장치 200...데이터 송수신장치

300...ATM 스위치부 210...데이터 송신부

220...데이터 수신부 211...송신 데이터 버퍼부

222...데이터 분할 및 셀 생성부

213...셀 전송부 221...셀 수신부

222...연결형 셀 버퍼 큐 제어부

223...메모리부 224...셀 결합 및 패킷 데이터 복원부

225...수신 데이터 버퍼부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<23> 본 발명은 연산 처리 장치 간 통신 방법에 관한 것으로, 특히 연산 처리 장치간의 데이터 송수신시 ASIC 칩으로 구성된 하드웨어를 통해서 ATM 셀을 송수신할 수 있도록 한 ATM 셀을 이용한 데이터 송수신 장치에 관한 것이다.

<24> 일반적으로, 비동기식 전송 모드(ATM)는 비동기 시분할 다중화 기술을 이용하는 패킷-지향(packet-oriented) 전송 모드이다. 패킷은 셀(Cell)이라 불리워지며, 고정 사이즈를 갖고 있다.

<25> AAL 계층은 B-ISDN(광대역 ISDN)의 프로토콜 계층 모델의 제 3층이다. AAL 기능은 음성, 화상, 데이터 등 ATM 레이어 위에서 통신 특성이 다른 서비스를 그 특성에 맞춰 상위 애플리케이션에 제공하는 데 있다.

<26> 도 1에 도시된 바와 같이, ATM 셀은 53 바이트로 구성되는 데, 그 중 5 바이트는 헤더를 형성하고, 48 바이트는 셀의 "페이로드(payload)" 또는 정보부를 구성한다. ATM 셀의 헤더는 셀이 진행할 수 있는 ATM 망의 접속을 식별하는 데에 이용되는 2개의 쿼티티(quantities), 특히 VPI(Virtual Path Identifier) 및 VCI(Virtual Channel Identifier)를 포함한다.

<27> 일반적으로, 가상 경로는 망의 2개의 교환노드 간에 설정된 주경로이고, 가상 채널(Virtual Channel)은 각 주경로상의 하나의 특정 접속부이다. ATM 망의 종료점 사이에는 통상적으로 물리적 전송 경로 또는 링크에 의해 함께 접속되는 포트를 가진 교환 노드와 같은 다수의 노드가 위치된다.

<28> 그리고, 프로토콜 기준 모델은 ATM의 계층화를 설명하기 위해 개발되었다. 프로토콜 기준 모델 층은 물리적 매체 부속 층 및 전송 수립 부속 층을 포함하는 물리계층, ATM 계층, ATM 적응계층(AAL) 및 상위 응용계층을 포함한다.

<29> AAL 계층의 기본 목적은 상위 응용 계층 프로토콜 데이터 유니트(PDU)를 ATM 셀의 정보 분야로 맵(map)하고, 그 역으로 맵함으로써 ATM 층의 특성으로부터 상위 응용계층을 격리하는 것이다. AAL0, AAL1, AAL2, AAL3/4 및 AAL5를 포함하는 수 개의 서로 다른 AAL 형 또는 카테고리가 있다.

<30> 이와 같이 서로 다른 트래픽 특성과 시스템 요건들을 가진 다양한 종류의 서비스를 지원하기 위해서는, ATM 계층에 다른 클래스의 애플리케이션들을 적응시키는 것이 필요하다. 이러한 기능은 AAL에 의해 수행되며, 그것은 서비스의 종류에 따라 달라진다. CCITT에 의해 추천된 AAL에는 원래 네 가지 형태가 있었다. 이것들 중에 두 개 (AAL3과 AAL4)는 이제 하나로 통합되었으며, AAL 3/4라고 불린다. 네 가지 종류의 AAL을 간략히 살펴보면 다음과 같다.

<31> AAL3/4 - 이것은 연결지향 및 비연결형 서비스 둘 모두에 대해 가변적인 속도가 필요한 서비스를 위해 만들어진 AAL이다. 원래는 AAL3과 AAL4 등 두 개의 계층으로 나뉘어져 있었으나, AAL3/4라는 이름의 단일 AAL로 통합되었다.

<32> AAL5 - 가변적인 전송속도를 갖는 연결지향 서비스를 지원한다. 이것은 대체로 AAL3/4에 비해 에러복구와 재전송 기능 등을 빼내어 간략화시킨 AAL이다. 이렇게 함으로써, 대역폭의 오버헤드가 감소하고, 처리 요건이 단순화되며, 구현의 복잡도가 감소되는 등의 이점이 생긴다. 일부 기관들은 AAL5를 연결지향과 비연결형 서비스 모두에 사용하는 제안을 하였다.

<33> AAL은 CS(convergence sublayer)와 SAR(segmentation and reassembly) 서브 계층으로 구성된다. CS는 다시 CPCS (common part CS)와 SSCS (service specific part CS)로 구성된다.

<34> 상위 계층 PDU인 SAR 세그먼트들이 53 바이트 셀을 생성하기 위해 ATM 계층으로 공급된다.

<35> CPCS는 패딩과 CRC 검사 등과 같은 서비스를 제공한다. CPCS는 하나의 SSCS PDU를 취하여, 필요한 경우 속을 채우고 8 바이트 짜리 트레일러를 추가함으로써 그 결과로서 생기는 PDU의 전체 길이가 48의 배수가 되도록 한다. 8 바이트 길이의 트레일러는, 예비 용으로 2 바이트, 패킷 길이를 나타내기 위해 2 바이트, 그리고 CRC를 위해 4 바이트가 사용된다.

<36> SSCS는 서비스 의존적이며, 재전송에 기반을 둔 보증된 데이터 전송과 같은 서비스를 제공한다.

<37> 도 2는 종래 데이터 송수신 장치를 나타낸 구성도이다.

<38> 도 2를 참조하면, 연산 처리 장치(10)는 전송하고자 하는 ATM 전송 메시지를 분할하여 ATM 셀을 생성하고, 생성된 ATM 셀을 셀 전송부(21)를 통해서 ATM 스위치부(30)로 전송하게 된다.

<39> 또한 ATM 스위치부(30)로부터 ATM 셀이 셀 수신부(21)에 수신되면 셀 수신부(21)는 수신된 ATM 셀에 연산 처리 장치에 전달하게 된다. 이때 연산 처리 장치(10)는 수신된 ATM 셀을 VPI/VCI별로 저장하고 저장된 ATM 셀의 셀 지시자에 따라 결합하여 패킷 데이터로 복원하게 된다.

<40> 이와 같이 종래에는 연산 처리 장치 자체적으로 ATM 셀을 분할 및 생성하며, 수신된 ATM 셀을 셀 지시자별로 저장한 후 결합하여 원래의 패킷 데이터로 복원하는 등의 기능을 수행하게 됨으로써, 연산 처리 장치의 부하가 증가하게 되는 문제가 발생하게 된다.

【발명이 이루고자 하는 기술적 과제】

<41> 본 발명은 상기한 문제를 해결하기 위해 안출된 것으로서, 연산 처리 장치간의 데이터 송수신 시 AAL 레벨에서의 기능을 하드웨어적으로 구현할 수 있도록 한 ATM 셀을 이용한 데이터 송수신 장치를 제공함에 그 목적이 있다.

<42> 본 발명은 연산 처리 장치로부터 수신되는 메시지를 일정 크기로 분할하여 ATM 셀을 생성한 후 ATM 스위치부로 전송되는 수단 및, ATM 스위치부로부터 ATM 셀을 수신하여 셀 지시자에 따라 저장하고 저장된 ATM 셀을 셀 지시자별로 결합하여 패킷 데이터를 만들어 연산 처리 장치로 제공하는 수단을 제공할 수 있도록 한 ATM 셀을 이용한 데이터 송수신 장치를 제공함에 그 목적이 있다.

<43> 본 발명은 셀을 분할 및 생성하기 위한 각 구성 요소의 포맷 구성과, ATM 셀을 지시자별로 결합하여 다시 원래의 데이터로 복원할 수 있도록 하는 각 구성 요소의 포맷을 제공할 수 있도록 한 ATM 셀을 이용한 데이터 송수신 장치를 제공함에 그 목적이 있다.

【발명의 구성 및 작용】

<44> 상기한 목적 달성을 위한 본 발명에 따른 ATM 셀을 이용한 데이터 송수신 장치는, 연산 처리 장치로부터 수신된 VPI/VCI가 첨부된 데이터를 이용한 ATM 셀 헤더를 일정 단위의 크기 데이터와 결합하여 ATM 셀을 생성하여 ATM 스위치부로 전송하는 데이터 송신수단과;

<45> ATM 스위치로부터 ATM 셀을 수신하여 연결형 셀의 버퍼링을 VPI/VCI 정보에 따라 제어하여 셀 버퍼 지시자와 이에 대응하는 페이로드를 순차 저장하고, 상기 저장된 연결

<46> ATM 스위치로부터 ATM 셀을 수신하여 연결형 셀의 버퍼링을 VPI/VCI 정보에 따라 제어하여 셀 버퍼 지시자와 이에 대응하는 페이로드를 순차 저장하고, 상기 저장된 연결

형 셀을 셀 버퍼 지시자에 따라 패킷 데이터로 복원하여 연산 처리 장치로 전달하는 데 이터 수신수단을 포함하는 것을 특징으로 한다.

<47> 상세하게, 데이터 송신수단은 연산 처리 장치로부터 VPI/VCI가 첨부된 데이터를 수신하여 저장하는 송신 데이터 버퍼부; VPI/VCI 정보를 이용한 ATM 셀 헤더를 일정 단위의 크기의 데이터와 결합하여 ATM 셀을 생성하여 전송하는 데이터 분할 및 셀 생성부; 수신된 ATM 셀을 ATM 스위치부로 전송하는 셀 전송부를 포함한다.

<48> 상세하게, 데이터 수신수단은 데이터 ATM 스위치부로부터 전달되는 ATM 셀을 수신하는 셀 수신부; 상기 수신된 셀을 저장할 연결형 셀 버퍼를 선정하기 위해서, 연결형 셀 버퍼 지시자 큐로부터 연결형 셀 버퍼 지시자를 가져오고, 그 지시자가 지시하는 셀 버퍼에 상기 수신된 셀의 페이로드를 저장하며, 수신 상태 테이블 상에서 VPI/VCI 정보에 대응하는 항목을 액세스하여, 그 내용을 수정하고 수신 상태 테이블 상의 마지막 셀 버퍼 식별자가 지시하는 셀 퍼버의 다음 연결형 셀 버퍼 식별자 영역에 상기 연결형 셀 버퍼 지시자 값을 저장하는 연결형 셀 버퍼 큐 제어부; 상기 연결형 셀 버퍼 큐 제어부에 의해 수신 셀의 VPI/VCI에 따라 셀 지시자와 이에 대응하는 페이로드를 셀 버퍼에 순차적으로 저장하는 메모리부; 상기 메모리부의 셀 버퍼에 저장된 페이로드를 해당 셀 지시자에 따라 결합하여 패킷 데이터로 복원하는 셀 결합 및 패킷 데이터 복원부; 복원된 패킷 데이터를 저장하여 연산 처리 장치로 전달하는 수신 데이터 버퍼부를 포함하는 것을 특징으로 한다.

<49> 여기서, 상기 데이터 송신 및 수신 수단은 연산 처리 장치에 ATM 셀을 송수신할 수 있도록 PLD 또는 PGA로 구성된 것을 특징으로 한다.

<50> 바람직하게, 상기 송신 데이터 버퍼부에는 셀의 라우팅 정보를 나타내는 VPI/VCI 정보와, 자신의 영역 크기와 사용자 데이터 영역의 크기에 해당하는 바이트수를 합산한 메시지 길이, 전송하려는 메시지를 저장한 사용자 데이터를 포함하는 것을 특징으로 한다.

<51> 바람직하게, 상기 연결형 셀 버퍼 큐 제어부와 셀 결합 및 패킷 데이터 복원부는 상기 메모리부를 공유하는 것을 특징으로 한다.

<52> 바람직하게, 상기 메모리부는 셀 지시자에 따라 페이로드를 저장하는 연결형 셀 버퍼와, 비어있는 셀 버퍼들의 지시자를 저장하고 있는 프리 셀 버퍼 지시자 큐와, 수신된 셀을 노드별로 분류 및 관리하기 위한 수신 상태 정보와 첫 번째 및 마지막으로 저장한 셀 버퍼 지시자를 갖는 수신 상태 테이블과, 수신이 완료된 패킷 데이터에 대한 상기 수신 상태 테이블 상의 정보 중 일부를 보관하는 수신 완료 상태 큐를 포함하는 것을 특징으로 한다.

<53> 상세하게, 상기 연결형 셀 버퍼는 48바이트의 셀이 저장된 셀 페이로드 영역과, 상기 셀 페이로드에 저장된 셀의 뒤를 잇는 다음 셀이 저장된 패킷 셀 버퍼의 지시자를 표시하는 다음 연결형 셀 버퍼 지시자를 포함하는 것을 특징으로 한다.

<54> 상세하게, 상기 프리 셀 버퍼 지시자 큐에는 유효한 셀을 저장하고 있지 않는 셀 버퍼들의 지시자를 저장하는 큐로서, 연결된 셀 버퍼 큐 제어부에서 셀 버퍼에 페이로드를 저장 위치를 지시하는 리드 포인터 및 셀 결합 및 패킷 복원부가 지시하는 라이트 포인터에 셀 버퍼의 지시자에 대응하는 프리 셀 버퍼 지시자를 포함하는 것을 특징으로 한다.

<55> 상세하게, 상기 수신상태 테이블에는 해당 노드로부터 전송되는 셀을 수신할 것인지의 여부를 표시하는 수신 허가 정보, 마지막으로 수신한 셀의 페이로드 타입을 표시하는 페이로드 타입 정보, 수신 중인 데이터에 대하여 현재까지 수신된 셀의 개수 정보, 수신 중인 데이터의 첫 번째 셀이 저장된 셀 버퍼의 지시자, 수신 중인 데이터에 대하여 현재까지 마지막으로 수신된 셀이 저장된 셀 퍼버의 지시자를 포함하는 것을 특징으로 한다.

<56> 상세하게, 상기 수신 완료 상태 큐는 셀 결합 및 패킷 복원부에 의해 활용할 리드 셀 카운트에 대응하는 셀 카운트 정보와, 셀 버퍼를 액세스할 수 있도록 지시하는 시작 시작 셀 버퍼 지시자를 포함하는 것을 특징으로 한다.

<57> 상세하게, 상기 송신 데이터 버퍼부는 메시지의 길이 및, 수신완료 및 복원된 메시지에 해당하는 사용자 데이터를 포함하는 것을 특징으로 한다.

<58> 이하 첨부된 도면을 참조하여 설명하면 다음과 같다.

<59> 도 3은 본 발명에 따른 ATM 셀을 이용한 데이터 송수신 장치를 나타낸 구성도이고, 도 4는 본 발명에 따른 데이터 송신부의 상세 구성도이며, 도 5는 본 발명에 따른 데이터 수신부의 상세 구성도이다.

<60> 도 3을 참조하면, 연산 처리 장치(CPU: Central Processing Unit)(100)와, 연산 처리 장치에서 처리되는 음성 및 메시지를 동시에 송수신하기 위한 데이터 송수신장치(200), 데이터 송수신장치 사이에 위치하여 전송 데이터를 스위칭하는 ATM 스위치부(300)로 구성된다.

<61> 상기 데이터 송수신장치(200)는 연산 처리 장치(100)로부터 전달받은 데이터를 일정 크기 단위로 분할하고 ATM 셀로 생성하여 ATM 스위치부(300)로 전달하는 데이터 송신부(210)와, ATM 스위치부(300)로부터 데이터를 전달받아 연산 처리 장치(100)로 전달하는 데이터 수신부(220)로 구성된다.

<62> 도 4를 참조하면, 상기 데이터 송신부(210)는 연산 처리장치(100)로부터 메시지를 전달받아 저장하는 송신 데이터 버퍼부(211)와, 송신 데이터 버퍼부(211)에 저장된 데이터를 일정 크기로 분할하고 헤더를 붙여 ATM 셀을 생성하는 데이터 분할 및 셀 생성부(212)와, 생성된 ATM 셀을 ATM 스위치부(300)로 전송하는 셀 전송부(213)로 구성된다.

<63> 도 5를 참조하면, 상기 데이터 수신부(220)는 ATM 스위치부(300)로부터 셀을 수신하는 셀 수신부(221), 상기 수신된 ATM 셀들을 셀 지시자에 따라 순서대로 메모리부(223)에 저장하는 연결형 셀 버퍼 큐 제어부(222)와, 수신이 완료된 패킷 데이터에 대한 셀 저장 상태 정보를 메모리부(223)로부터 가져와서 그 정보에 따라 셀을 결합하여 본래의 메시지로 복원하는 셀 결합 및 패킷 데이터 복원부(224), 상기 복원된 메시지를 저장하여 연산처리장치에 전달하는 수신 데이터 버퍼부(225)로 구성된다.

<64> 상기와 같은 본 발명에 따른 ATM 셀을 이용한 데이터 송수신 장치에 대하여 첨부된 도면을 참조하여 설명하면 다음과 같다.

<65> 도 3을 참조하면, 연산처리장치(100)는 글로벌 버스를 통해서 데이터송수신장치(200)와 소정 크기(예컨대, 476Byte)의 메시지를 주고받는다. 여기서 글로벌 버스는 시스템에서 처리하는 음성 및 CPU 메시지를 동시에 송수신 통로 역할을 수행하는데, 유토피아 인터페이스 레벨 1 방식으로 STM-1 소넷 프레이머(SORNET Framer)와 접속한다.

<66> ATM 스위치부(300)는 ATM 레벨에서 ATM 셀을 스위칭하게 된다.

<67> 연산 처리 장치(100)는 데이터 송수신 장치(200)의 송신 데이터 버퍼부(211)의 유효한 데이터 저장 상태 여부를 표시하는 플레그가 클리어(clear)되어 있음을 확인한 후, VPI/VCI 정보가 첨부된 데이터를 송신 데이터 버퍼부(211)에 저장하고, 동시에 송신 데이터 버퍼부(211)의 유효한 데이터 저장 상태 여부를 표시하는 플레그를 세트(set)한다.

<68> 그리고, 데이터 송수신 장치(200)는 연산 처리 장치간의 통신을 위해서 데이터를 송수신하며, ATM 스위치부(300)는 데이터 송수신장치(200)로부터 송수신되는 ATM 셀을 ATM 레벨에서 스위칭하게 된다.

<69> 이를 위해, 데이터 송수신장치(2000)는 크게 데이터 송신부(210)와 데이터 수신부(220)로 구성된다. 데이터 송신부(210)는 연산처리장치(100)로부터 데이터를 입력받아 ATM 셀로 분할한 후 데이터에 포함되어 있는 수신 주소를 이용하여 셀의 헤더를 만들어 각 셀에 붙여서 ATM 스위치부(300)로 전송한다.

<70> 이러한 데이터 송신부(210)는 송신 데이터 버퍼부(211), 데이터 분할 및 셀 생성부(212), 셀 전송부(213)를 포함한다.

<71> 송신 데이터 버퍼부(211)는 연산 처리 장치(100)가 글로벌 버스를 통해 전송하려고 하는 데이터를 도 6과 같이 저장하게 된다.

<72> 송신 데이터 버퍼부(211)에 연산 처리 장치(100)로부터 유효한 데이터 저장 상태 여부를 표시하는 플레그가 세트되면, 연산 처리 장치(100)로부터 전송된 데이터는 VPI/VCI 정보와 메시지 길이정보(Message Length), 사용자 데이터 정보(User Data) 영역

으로 각각 저장되며, 메시지 길이 정보는 메시지 길이 영역의 크기에 해당하는 바이트 수와 사용자 데이터 영역의 크기에 해당하는 바이트 수를 합산한 값이다.

<73> 데이터 분할 및 셀 생성부(212)는 송신 데이터 버퍼부(211)에 새로운 메시지가 저장되면 데이터 읽기 카운터 값을 데이터 길이 정보로 초기화하고, VPI/VCI 정보를 이용하여 ATM 셀 헤더를 만든다.

<74> 그리고, 데이터 분할 및 셀 생성부(212)는 송신 데이터 저장부(211)로부터 데이터를 1바이트씩 읽고 그 때마다 데이터 읽기 카운터 값을 1씩 감소하며, 이러한 동작을 카운터 값이 0이 될 때까지 수행한다. 그리고 상기 읽은 데이터를 48바이트 단위로 분할하여 셀을 만들고 데이터의 수신 주소에 따라 기 약정된 VPI, VCI를 가지고 만든 셀 헤더를 결합하여 ATM 셀을 생성시켜 출력한다.

<75> 상세하게 설명하면, 데이터 분할 및 셀 생성부(212)는 도 6 및 도 7를 참조하여 설명하면, ATM 셀 헤더 정보를 만들기 위해서 메시지의 VPI/VCI 정보를 활용한다. 이렇게 만들어진 셀 헤더 정보 중 PT(Payload Type) 부분을 제외한 정보는 메시지의 마지막 셀이 송신될 때까지 반복 사용되기 때문에 셀 헤더 레지스터에 저장된다. 페이로드 타입 정보는 메시지의 마지막 셀인 경우에만 "1"이고, 나머지 경우에는 모두 "0"이다.

<76> 그후 메시지의 길이 정보를 읽어들여 메시지 길이 카운터 값을 초기화시킨다. 그리고 송신 데이터 버퍼부(211)에 저장된 메시지를 메시지 길이 영역부터 차례로 한 바이트(1Byte) 씩 읽어들여 셀의 페이로드를 만들면서 메시지 길이 카운터를 하나씩 감소시킨다. 이 과정은 48바이트 페이로드가 완성될 때까지 계속된다.

<77> 그런데, 페이로드가 완성되기 전에 메시지의 길이 카운터 값이 '0'이 된다면 그 순간부터 상기 동작을 멈추고 대신에 페이로드의 나머지 부분을 임의의 패드(PAD) 데이터로 채운다. 예를 들면, "0"으로, 그리고 ATM 셀 헤더의 페이로드 타입 정보를 "1"로 설정 한다.

<78> 이렇게 완성된 셀 페이로드는 셀 헤더 레지스터에 저장된 셀 헤더 정보와 결합되어 53바이트의 ATM 셀이 된 후, 셀 전송부(213)에 보내진다.

<79> 여기서, 연산 처리 장치(100)와 데이터 분할 및 셀 생성부(212)가 송신 데이터 버퍼부(211)를 동시에 액세스하는 권한을 세마포어(Semaphore)를 통해서 확인한다. 즉, 초기에 송신 데이터 버퍼부(211)에 대한 권한은 연산 처리 장치(100)에 있기 때문에 연산 처리 장치(100)가 모든 데이터를 송신 데이터 버퍼부(211)에 기록하고, 세마포어를 1로 세팅하면, 데이터 분할 및 셀 생성부(212)는 상기 세마포어의 세팅 값을 보고 송신 데이터 버퍼부(211)를 액세스하기 시작한다. 메시지의 마지막 셀을 처리한 후 세마포어를 다시 0으로 클리어시켜주고 1이 될 때까지 계속해서 대기한다.

<80> 셀 전송부(213)는 데이터 분할 및 셀 생성부(212)로부터 출력되는 53바이트 ATM 셀을 ATM 스위치부(300)로 전달하기 위한 물리계층의 기능을 수행하며, 동기화 회로, 라인 코딩 회로 등을 통해 신호를 변조한다.

<81> 이때, 셀 전송부(213)가 하나의 셀을 처리하는 동안 메시지 길이 카운트 값이 아직 '0'이 아닌 경우, 데이터 분할 및 셀 생성부(212)는 계속해서 메시지 길이 카운트 값을 하나씩 감소시키면서 나머지 메시지를 1바이트씩 읽어들여 48바이트의 페이로드를 만들고, 이를 다시 셀 헤더 레지스터에 저장된 셀 헤더 정보와 결합한 후 셀 전송부(213)에

보내진다. 이 과정은 메시지 길이 카운트 값이 '0'이 될 때까지 즉, 메시지의 마지막 셀이 만들어 질 때까지 계속된다.

<82> 셀 헤더의 페이로드 탑입 정보가 '1'인 메시지의 마지막 셀을 처리한 후 데이터 분할 및 셀 생성부(212)는 연산 처리 장치(100)에 의해 새로운 메시지가 다시 송신 데이터 버퍼부(211)에 저장될 때까지 기다린다.

<83> ATM 스위치부(300)는 출력 포트(port)를 VPI/VCI 정보에 따라서, 데이터 송신부(210)로부터 입력되는 ATM 셀들에 할당하여, ATM 레벨에서 각 셀이 원하는 목적지에 도달할 수 있게 스위칭하여 데이터 수신부(220)로 송신하여 주게 된다.

<84> 한편, 데이터 수신부(220)는 ATM 스위치부(300)로부터 셀을 수신한 후 수신된 셀을 연결형 셀 버퍼(linked cell buffer)에 저장하고, 이에 저장된 셀들을 VPI/VCI 별로 재결합되어 다시 연산 처리 장치(100)가 송신했던 데이터로 복원된 후, 수신 데이터 버퍼부(235)에 저장된다.

<85> 이러한 데이터 수신부(220)는 도 5에 도시된 바와 같이, 셀 수신부(231), 연결형 셀 버퍼 큐 제어부(232), 메모리부(233), 셀 결합 및 패킷 데이터 복원부(234), 수신 데이터 버퍼부(235)를 포함한다.

<86> 상기 셀 수신부(231)는 ATM 스위치부(300)로부터 53바이트의 ATM 셀을 수신한 후, 그 셀을 연결형 셀 버퍼 큐 제어부(222)에 전달한다.

<87> 연결형 셀 버퍼 큐 제어부(222)는 수신된 셀의 헤더에 있는 VPI/VCI 정보에 따라 메모리부(223)를 관리하게 되는데, 도 8에 도시된 프리 셀버퍼 지시자 큐(420)로부터 프리 셀 버퍼 지시자를 가져온 후 입력된 패킷 데이터 셀을 상기 프리 셀버퍼 지시자가 지

시하는 연결형 셀 버퍼에 저장을 한다. 그리고 셀의 수신 상태 테이블 항목을 액세스하여 내용을 수정하며, 현재 수신된 셀이 임의의 메시지의 마지막 셀일 때에는 수신 상태 테이블 항목의 내용을 수신 완료 상태 큐(440)에 복사하게 된다.

<88> 이를 위해, 상기 메모리부(223)는 도 8에 도시된 바와 같이, 연결형 셀 버퍼(Linked cell buffer)(410), 프리 셀 버퍼 지시자 큐(Free cell buffer ID Queue)(420), 수신 상태 테이블(430), 수신 완료 상태 큐(440)를 이용하여 데이터를 저장하게 된다.

<89> 여기서, 연결형 셀 버퍼(410)의 구조는 도 9에 도시된 바와 같이, 수신된 패킷 데이터 셀의 페이로드 부분이 저장되는 곳으로, 실시 예로서 크기가 64바이트이며, 총 2048개가 구비되어 있다. 각각의 연결형 셀 버퍼는 셀 버퍼 지시자에 의해서 지정되며, 각각의 연결형 셀 버퍼에는 셀 페이로드 영역과 다음 연결형 셀 버퍼 지시자(Next Linked CB ID)들을 포함한다. 즉, 다음 연결된 셀 버퍼 지시자는 하나의 패킷 데이터를 구성하는 셀 간에 연결 고리를 형성하는 정보로서, 그 셀 버퍼에 저장된 셀의 뒤를 잇는 셀이 저장된 패킷 셀 버퍼의 셀 버퍼 지시자를 지칭한다.

<90> 프리 셀 버퍼 지시자 큐(420)는 도 10에 도시된 바와 같이, 유효한 셀을 저장하고 있지 않은 즉, 다시 말해서 비어 있다고 볼 수 있는 연결형 셀 버퍼의 지시자를 저장하고 있는 큐로서 예컨대, 총 2048개의 프리 셀 버퍼 지시자를 저장한다. 패킷 데이터 셀이 하나 입력될 때마다 연결형 셀 버퍼 큐 제어부(222)에서 프리 셀 버퍼 지시자 큐(420)의 상태(empty 여부)를 살핀 후, 프리 셀 버퍼 지시자 큐(420)로부터 프리 셀 버퍼 지시자를 하나씩 가져와서 사용하고 패킷 셀 버퍼에 저장된 데이터가 패킷 데이터로 복원될 때마다 셀 결합 및 패킷 데이터 복원부(224)에서 그 패킷 셀 버퍼의 셀 버퍼 지시자를 프리 셀 버퍼 지시자 큐에 다시 반환한다.

<91> 수신 상태 테이블(430)은 도 11에 도시된 바와 같이, 여러 노드로부터 전송된 셀들을 송신 노드별로 분류, 관리하기 위하여, 각 순번의 VPI/VCI에 대응하여 셀이 저장되기 위한 필요한 정보들(APV, PT, Cell_cnt, Start CB ID, Last CB ID)를 기록하게 된다. 이는 수신된 셀을 가능한 VPI, VCI별로 분류, 관리하기 위해서 필요한 정보 즉, 수신 헤더 정보(APV), 현재까지 마지막으로 수신된 셀의 페이로드 타입 정보(PT), 수신 중인 데이터에 대하여 현재까지 수신된 셀의 개수 정보(Cell_cnt), 수신 중인 데이터의 첫 번째 셀이 저장된 연결형 셀 버퍼(410)의 지시자(Start CB ID)를 표시하고, 현재까지 마지막으로 수신된 셀이 저장된 연결형 셀 버퍼의 지시자(Last CB ID)를 표시하게 된다. 즉, 마지막 셀버퍼 지시자는 그 전 셀을 저장하고 있는 셀 버퍼의 다음 연결된 셀 버퍼 지시자 영역에 현재 수신된 셀을 저장한 셀 버퍼의 지시자를 기록하기 위해서, 그 전 셀을 저장하고 있는 연결형 셀 버퍼의 지시자를 보관하는 정보로서, 수신 상태 테이블(430) 상에는 항상 현재 수신된 셀을 저장한 셀 버퍼의 지시자로 변경된다.

<92> 수신 완료 상태 큐(440)는 도 12에 도시된 바와 같이, 수신이 완료된 데이터에 대한 수신 상태 테이블 상의 정보를 보관하는 것으로 예컨대, 총 2048개까지 저장할 수 있으며, 수신이 완료된 패킷 데이터에 대한 수신 상태 테이블(430) 상의 정보 중 일부를 보관하게 되며, 이 정보는 나중에 셀 결합 및 패킷 데이터 복원부(224)에 의해 활용된다. 여기에는 리드 포인터(Read-Pointer)와 라이트 포인터(Write-Pointer)에 대응하여 셀 카운터(Cell_cnt)와 대응하여 시작 셀 버퍼 지시자(Start CB ID)를 포함하게 된다.

<93> 그러면, 연결형 셀 버퍼 큐 제어부(222)는 우선 수신된 셀의 헤더에 있는 VPI/VCI 정보를 참조한 후, 수신 상태 테이블(430) 상에서 VPI/VCI 정보에 대응하는 수신 상태

테이블(430)의 항목을 액세스하여 각 정보들을 가져온다. 만약, VPI/VCI 정보에 대응하는 수신 상태 테이블(430)의 항목이 없는 경우에는 수신된 셀은 폐기된다.

<94> 상기 연결형 셀 버퍼 큐 제어부(222)는 수신 셀의 헤더 값 중에서 VPI, VCI 값에 대응하는 수신 상태 테이블(430) 일정 번째의 VPI/VCI 항목의 내용 중 셀 수신 허가 여부를 나타내는 정보(APV)를 우선적으로 점검하여 셀의 수신 여부를 결정한다.

<95> 이러한 메모리부(223)를 연결된 셀 버퍼 큐 제어부(222)와 셀 결합 및 패킷 데이터 복원부(225)에서 공유하여, 셀을 순차적으로 지시자에 따라 큐에 저장하고, 저장된 큐로부터 페이로드를 가져와서 패킷 데이터로 복원하게 된다.

<96> 상기 셀 수신 허가 여부를 나타내는 정보를 점검한 결과 APV 정보가 1로 설정되어 있지 않다면 셀 수신이 허가되지 않은 상태이므로 수신된 셀은 폐기되고, APV 정보가 1로 설정되어 있다면 즉, 해당 VPI/VCI을 달고 있는 셀들에 대하여 수신이 허가된 경우이다.

<97> 셀 수신이 허가된 경우라면, 연결형 셀 버퍼 큐 제어부(222)는 메모리부(223)의 프리 셀 버퍼 지시자 큐(Free cell Buffer ID Queue)(420)를 액세스하여 리드 포인터에 대응하는 항목으로부터 수신 셀의 페이로드를 저장할 셀 버퍼 지시자(CB ID)를 가져오고, 리드 포인터(Read Pointer)를 하나 증가시킨다.

<98> 그리고, 연결된 셀 버퍼 큐 제어부(222)는 셀 버퍼 지시자(CB ID0~N)가 가리키는 연결형 셀 버퍼 영역 상의 셀 버퍼에 수신된 셀의 페이로드(48바이트)를 저장한다.

<99> 그리고, 수신 상태 테이블(430)로부터 가져온 페이로드 타입(PT) 정보를 검사하고, 검사결과 페이로드 타입 정보가 '0'이라면 현재 수신된 셀은 앞서 수신된 셀들에 연이은 셀로서 동일한 메시지를 구성하는 셀이다.

<100> 따라서, 연결형 셀 버퍼 큐 제어부(420)는 수신 상태 테이블(430)로부터 가져온 마지막 셀 버퍼 지시자(Last cell buffer ID)를 참조하여 그 정보가 가리키는 연결형 셀 버퍼(410) 영역 상의 셀 버퍼(CB)를 액세스한다.

<101> 그리고, 상기 연결형 셀 버퍼의 셀 버퍼의 다음 연결형 셀 버퍼 지시자 영역에 끌리 셀 버퍼 지시자 큐로부터 가져온 셀 버퍼 지시자(CB ID) 즉, 현재 수신된 셀의 페이로드를 저장한 셀 버퍼의 지시자를 기록한다.

<102> 이후, 현재 수신된 셀의 PT 정보가 '1'인 경우에는 수신된 셀이 임의의 메시지의 마지막 셀임을 의미하므로, 수신 상태 테이블(430)의 정보 중에서 수정된 셀 카운트 (Cell_cnt) 정보와 시작 셀 버퍼 지시자 정보(Start CB ID)를 도 11에 도시된 수신 완료 상태 큐의 라이트 포인터(Write-Pointer)가 가리키는 항목에 저장한다. 그런 다음, 수신 완료 상태 큐의 라이트 포인터를 하나 증가시킨다.

<103> 이후, 다시 수신상태 테이블(430)로부터 가져온 페이로드 타입 정보를 검사하는 단계로 돌아가서, 만약 그 페이로드 정보가 '0'이라면, 현재 수신된 셀은 앞서 수신된 셀들과는 다른 새로운 메시지의 첫 번째 셀(First cell)이다. 따라서 연결형 셀 버퍼 큐 제어부(222)는 수신 상태 테이블 상의 APV 정보를 제외한 모든 정보를 수정한다.

<104> 즉, 페이로드 타입 정보는 현재 수신된 셀의 페이로드 타입 정보로, 셀 카운트 정보는 '1'로, 시작 셀 버퍼 지시자(Start CB ID)와 라스트 셀 버퍼 지시자(Last CB ID)

정보는 현재 수신된 셀의 페이로드를 저장하고 있는 셀 버퍼의 지시자(CB ID) 정보로 수정한다.

<105> 그리고, 현재 수신된 셀의 페이로드 타입 정보가 '1'인 경우, 수신 완료 상태 큐(440)를 액세스하여 라이트 포인터(Write Pointer)가 가리키는 항목에 수정된 셀 카운트 정보(Cell_cnt)와 시작 셀 버퍼 지시자(Start CB ID) 정보를 저장한 후, 라이트 포인터(Write-pointer)를 하나 증가시킨다.

<106> 이러한 수순으로 수신된 ATM 셀의 VPI/VCI 값에 대응하는 수신 상태 테이블(430)을 참조하여 프리 셀 버퍼 지시자 큐(420)의 리드 포인터가 지시하는 셀 버퍼 지시자 큐를 가져와서 이에 대응하는 연결형 셀 버퍼(410)의 셀 지시자가 지시하고 있는 셀 버퍼에 셀 페이로드를 저장하게 된다. 그리고, 수신 완료 상태 큐에 수신이 완료된 데이터 셀에 대한 수신 상태 테이블 상의 정보를 캱신하여 보관하게 된다.

<107> 그러면, 셀 결합 및 패킷 데이터 복원부(224)는 수신이 완료된 패킷 데이터에 대한 셀 저장 상태 정보를 수신 상태 완료 큐(440)로부터 가져온 후 그 정보에 따라 연결된 셀 버퍼 큐에 저장되어 있는 셀들을 결합하여 본래의 메시지로 복원하고, 이를 수신 데이터 버퍼부(225)에 저장하면서, 복원된 메시지가 수신 데이터 버퍼부(225)에 저장되어 있음을 연산 처리 장치(100)에 인터럽트를 통해서 알리는 기능을 수행한다. 또한 동시에 각 패킷 데이터에 대한 여러 발생 유무를 진단하는 기능을 수행한다.

<108> 셀 결합 및 패킷 데이터 복원부(224)는 먼저 메모리부(223)의 수신 완료 상태 큐(440)의 리드 포인터와 기록 포인터를 비교함으로써, 수신 완료 상태 큐(440)의 상태를 점검한다.

<109> 만약, 리드 포인터와 기록 포인터가 서로 같다면 이는 수신 완료 상태 큐(440)가 비어있는 상태(Empty)임을 의미하며, 만약 리드 포인트와 기록 포인터가 서로 다르다면 이는 수신 완료 상태 큐(440)가 비어있는 것이 아니라는 즉, 수신 완료된 메시지에 대한 수신 셀 개수(Cell_cnt)와 첫 번째 셀이 저장된 연결형 셀 버퍼 영역 상의 위치 정보 (Start CB ID)가 셀 결합 및 패킷 데이터 복원부(224)에 의해 처리되어지길 기다리고 있다는 것을 의미한다.

<110> 수신 완료 상태 큐(440)가 비어있지 않은 경우, 셀 결합 및 패킷 데이터 복원부 (222)는 수신 완료 상태 큐(440)의 리드 포인터가 가리키는 항목으로부터 셀 카운트 정보(Cell_cnt)와 시작 셀 지시자(Start CB ID) 정보를 가져온다. 그리고 수신 완료 상태 큐(440)의 리드 포인터(Read-Pointer)를 하나 증가시키면서 리드 셀 카운터를 셀 카운트 정보(Cell_cnt)로 초기화시킨다.

<111> 그런 다음 셀 결합 및 패킷 데이터 복원부(224)는 시작 셀 버퍼 지시자 정보가 가리키는 연결형 셀 버퍼(410)의 셀 버퍼를 액세스하여, 그 셀 버퍼에 저장되어 있는 페이로드를 수신 데이터 버퍼부(225)로 옮긴다. 페이로드를 수신 데이터 버퍼부(221)로 모두 옮긴 후에는 수신 상태 테이블(430)의 리드 셀 카운터(Cell_cnt)의 값을 하나 감소시키고, 액세스했던 셀 버퍼의 지시자(CB ID)는 프리 셀 버퍼 지시자 큐(420)의 라이트 포인터가 가리키는 항목에 기록 즉, 반납한 후 라이트 포인터를 하나 증가시킨다.

<112> 그리고 나서 셀 결합 및 패킷 데이터 복원부(224)는 수신 상태 테이블(430)의 리드 셀 카운터 값이 '0'인지를 검사한다. 만약 수신 상태 테이블(430)의 리드 셀 카운터 값이 '0'이 아니라면 액세스했던 셀 버퍼로부터 다음 연결형 셀 버퍼 지시자 정보(Next Linked CB ID)를 가져온다. 그리고 그 정보가 가리키는 셀 버퍼를 액세스하여 다음 셀

버퍼 지시자가 지시하는 셀 버퍼에 저장되어 있는 페이로드를 수신 데이터 버퍼부(225)로 옮긴다.

<113> 셀 버퍼에 저장되어 있는 데이터를 모두 옮긴 후에는 수신 상태 테이블(430)의 리드 셀 카운터의 값을 하나 감소시키고, 액세스했던 셀 버퍼의 지시자는 프리 셀 버퍼 지시자 큐(420)의 라이트 포인터가 가리키는 항목에 기록한 후, 프리 셀 버퍼 지시자 큐(420)의 라이트 포인터를 하나 증가시킨다. 그리고 또 다시 수신 상태 테이블(430)의 리드 셀 카운터 값이 '0'인지를 검사한다. 만약 '0'이 아니라면 수신 상태 테이블(430)의 리드 셀 카운터 값이 '0'이 될 때까지 상기 과정을 반복한다.

<114> 이후, 수신 상태 테이블(430)의 리드 셀 카운터 값이 '0'이 되면, 셀 결합 및 패킷 데이터 복원부(224)는 수신 데이터 버퍼부(221)에 하나의 메시지를 완성한 것이다. 즉, 수신 데이터 버퍼부(225)는 도 13와 같은 포맷으로 메시지를 저장하게 된다.

<115> 따라서 셀 결합 및 패킷 데이터 복원부(222)는 새롭게 수신된 메시지가 수신 데이터 버퍼부(221)에 저장되어 있음을 연산 처리장치(100)에 알리기 위해서 인터럽트를 발생시키거나 메시지의 유무를 표시하는 레지스터를 '1'로 설정하여, 연산 처리장치(100)가 주기적으로 이 레지스터를 검사하다가 '1'로 설정된 것을 확인케 한다.

<116> 인터럽트나 레지스터를 통해 수신 데이터 버퍼부(225)에 새로운 메시지의 존재 여부를 확인한 연산 처리장치(100)는 메시지의 앞부분에 위치한 메시지 길이 정보를 가져온 후, 그 값에서 메시지 길이 영역의 크기에 해당하는 바이트 수를 뺀다. 그 결과 값은 바로 사용자 데이터 영역의 크기에 해당하는 바이트 수를 나타낸다. 연산 처리장치(100)는 사용자 데이터 영역으로부터 그 결과 값에 해당하는 바이트 수 만큼의 데이터를

읽어 간다. 그런 후에, 인터럽트에 대한 응답 신호를 보내거나, 혹은 레지스터 값을 '0'으로 클리어한다.

<117> 여기서, 연산 처리 장치(100)와 셀 결합 및 패킷 데이터 복원부(224)는 세마포어를 이용하여 수신 데이터 버퍼부(225)의 액세스 권한 유무를 확인한다.

<118> 이러한 방식으로 ATM 셀을 생성하여 전송하고 다시 ATM 셀을 결합 및 복원함으로써, 특성이 서로 다른 데이터 즉, 음성이나 영상 혹은 메시지 같은 데이터들을 하나의 동일한 물리 계층에서 처리할 수 있게 된다.

【발명의 효과】

<119> 상술한 바와 같이 본 발명은 ATM 방식의 장점인 특성이 서로 다른 데이터 즉, 음성이나 영상 혹은 메시지와 같은 데이터들을 하나의 동일한 물리계층에서 처리한다는 점이다. 따라서 ATM 셀을 이용한 연산 처리 장치간 통신 방법을 사용할 경우, 연산 처리 장치간 별도의 물리적 수단이 필요 없어지고, ATM 방식의 전송로를 이용할 수 있다.

<120> ATM 셀을 이용한 데이터 송수신 장치를 하드웨어적인 PLD 또는 PGA로 구성하여, 연산 처리 장치로부터 전송하고자 하는 메시지의 셀을 생성 및 송신하고, ATM 셀을 수신하여 원래의 데이터로 복원할 수 있도록 함으로써, 연산 처리 장치의 부하를 줄여줄 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

연산 처리 장치로부터 수신된 VPI/VCI가 첨부된 데이터를 이용한 ATM 셀 헤더를 일정 단위의 크기 데이터와 결합하여 ATM 셀을 생성하여 ATM 스위치부로 전송하는 데이터 송신수단과;

ATM 스위치로부터 ATM 셀을 수신하여 연결형 셀의 버퍼링을 VPI/VCI 정보에 따라 제어하여 셀 버퍼 지시자와 이에 대응하는 페이로드를 순차 저장하고, 상기 저장된 연결형 셀을 셀 버퍼 지시자에 따라 패킷 데이터로 복원하여 연산 처리 장치로 전달하는 데이터 수신수단을 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 2】

제 1항에 있어서,

상기 데이터 송신수단은 상기 연산 처리 장치로부터 VPI/VCI가 첨부된 데이터를 수신하여 저장하는 송신 데이터 버퍼부, VPI/VCI 정보를 이용한 ATM 셀 헤더를 일정 단위의 크기의 데이터와 결합하여 ATM 셀을 생성하여 전송하는 데이터 분할 및 셀 생성부, 수신된 ATM 셀을 ATM 스위치부로 전송하는 셀 전송부를 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 3】

제 1항에 있어서,

상기 데이터 수신수단은 ATM 스위치부로부터 전달되는 ATM 셀을 수신하는 셀 수신부; 상기 수신된 셀을 저장할 연결형 셀 버퍼를 선정하기 위해서, 연결형 셀 버퍼 지시

자 큐로부터 연결형 셀 버퍼 지시자를 가져오고, 그 지시자가 지시하는 셀 버퍼에 상기 수신된 셀의 페이로드를 저장하며, 수신 상태 테이블 상에서 VPI/VCI 정보에 대응하는 항목을 액세스하여, 그 내용을 수정하고 수신 상태 테이블 상의 마지막 셀 버퍼 식별자 가 지시하는 셀 퍼버의 다음 연결형 셀 버퍼 식별자 영역에 상기 연결형 셀 버퍼 지시자 값을 저장하는 연결형 셀 버퍼 큐 제어부; 상기 연결형 셀 버퍼 큐 제어부에 의해 수신 셀의 VPI/VCI에 따라 셀 지시자와 이에 대응하는 페이로드를 셀 버퍼에 순차적으로 저장하는 메모리부; 상기 메모리부의 셀 버퍼에 저장된 페이로드를 해당 셀 버퍼 지시자에 따라 결합하여 패킷 데이터로 복원하는 셀 결합 및 패킷 데이터 복원부; 복원된 패킷 데이터를 저장하여 연산 처리 장치로 전달하는 수신 데이터 버퍼부를 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 4】

제 1항에 있어서,

상기 데이터 송신 및 수신 수단은 연산 처리 장치에 ATM 셀을 송수신할 수 있도록 PLD 또는 PGA로 구성된 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 5】

제 2항에 있어서,

상기 송신 데이터 버퍼부에는 셀의 라우팅 정보를 나타내는 VPI/VCI 정보 영역과, 자신의 영역 크기와 사용자 데이터 영역의 크기에 해당하는 바이트 수를 합산한 메시지

길이정보 영역과, 전송하려는 메시지를 저장한 사용자 데이터 영역을 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 6】

제 3항에 있어서,
상기 데이터 수신수단의 메모리부는,
상기 연결형 셀 버퍼 큐 제어부에서 ATM 셀을 저장할 수 있도록 셀 버퍼 지시자별로 셀 페이로드 및 다음 연결형 셀 버퍼 지시자를 갖는 연결형 셀 버퍼영역과, 비어있는 연결형 셀 버퍼의 지시자를 저장하고 있는 프리 셀 버퍼 지시자 큐와, 수신된 셀을 VPI/VCI별로 분류 및 관리하기 위한 수신 상태 정보와 첫 번째 및 마지막으로 저장한 셀 버퍼 지시자를 갖는 수신 상태 테이블과, 수신이 완료된 패킷 데이터에 대한 상기 수신 상태 테이블 상의 정보 중 일부를 보관하는 수신 완료 상태 큐를 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 7】

제 6항에 있어서,
상기 연결형 셀 버퍼는 셀 버퍼 지시자 별로 48바이트의 셀이 저장된 셀 페이로드 (cell payload) 영역과, 상기 셀 페이로드에 저장된 셀의 뒤를 잇는 다음 셀이 저장된 패킷 셀 버퍼의 지시자를 표시하는 다음 연결형 셀 버퍼 지시자(Next Linked cell buffer ID)를 각각 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 8】

제 6항에 있어서,

상기 수신상태 테이블에는 해당 노드로부터 전송되는 셀을 수신할 것인지의 여부를 표시하는 수신 허가 정보, 마지막으로 수신한 셀의 페이로드 타입을 표시하는 페이로드 타입 정보, 수신 중인 데이터에 대하여 현재까지 수신된 셀의 개수 정보, 수신 중인 데이터의 첫 번째 셀이 저장된 셀 버퍼의 지시자, 수신 중인 데이터에 대하여 현재까지 마지막으로 수신된 셀이 저장된 셀 버퍼의 지시자를 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 9】

제 6항에 있어서,

상기 수신 완료 상태 큐는 셀 결합 및 패킷 데이터 복원부가 셀을 재 결합하여 활용할 리드 셀 카운트(Read cell count)에 대응하는 셀 카운트 정보와, 연결형 셀 버퍼를 액세스할 수 있도록 지시하는 시작 셀 버퍼 지시자를 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 10】

제 6항 또는 제 8항에 있어서,

상기 연결형 셀 버퍼 큐 제어부는 임의의 VPI/VCI 상에서 임의의 데이터에 대한 첫 번째 셀이 입력되면 수신 상태 테이블의 해당 항목 내용 중에서 시작 셀 버퍼 지시자 정보와 마지막 셀 버퍼 지시자 정보를 그 셀이 저장된 연결형 셀 버퍼 지시자 값으로 초기화하고,

첫번째 셀을 제외한 셀이 입력되면 수신 상태 테이블의 해당 항목 내용 중에서 마지막 셀 버퍼 지시자가 가리키는 연결형 셀 버퍼를 액세스하여 그 셀 버퍼의 차기 셀 버

퍼 지시자 값을 현재 입력된 셀이 저장된 연결형 셀 버퍼 지시자 값으로 설정하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 11】

제 3항에 있어서,

상기 셀 결합 및 패킷 데이터 복원부는 수신이 완료된 데이터의 셀 수신 및 저장 상태 정보를 수신 완료 상태 큐로부터 읽어오고, 그 정보에 따라서 연결형 셀 버퍼 큐에서 셀의 페이로드 부분을 읽어 들인 후, 데이터를 재 결합하여 복원하고 복원된 데이터를 수신 데이터 버퍼부에 저장하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 12】

제 3항에 있어서,

상기 상기 셀 결합 및 패킷 데이터 복원부는 상기 수신 완료 상태 큐의 리드 포인터와 기록 포인터를 비교하여 수신 완료 상태 큐의 엠프티 여부를 확인하고, 상기 수신 완료 상태 큐의 리드 포인터가 지시하는 항목으로부터 셀 카운터 정보와 시작 셀 버퍼 식별자 정보를 읽어 상기 시작 셀 버퍼 식별자 정보가 지시하는 셀 버퍼를 액세스하여 저장된 페이로드를 수신 데이터 버퍼부에 옮기며,

상기 리드 셀 카운트 값을 단계적으로 감소하면서 0이 될 때까지 다음 연결형 셀 버퍼 정보를 읽어온 후 그 정보가 지시하는 셀 버퍼를 액세스하여 저장된 페이로드를 옮기는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【청구항 13】

제 3항에 있어서,

상기 셀 결합 및 패킷 데이터 복원부는 수신 데이터 버퍼가 비어있고 수신 완료 정보 큐가 비어있지 않은 상태이면, 상기 수신 완료 상태 큐로부터 수신된 셀의 개수 정보와 첫번째 부터 마지막 셀 버퍼 지시자 정보를 단계적으로 가져오고, 상기 셀의 개수 정보 만큼 연결형 셀 버퍼를 액세스하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

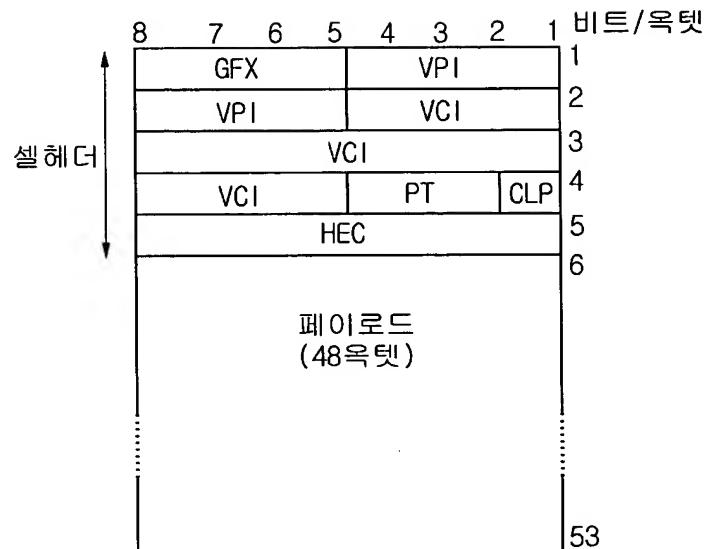
【청구항 14】

제 3항에 있어서,

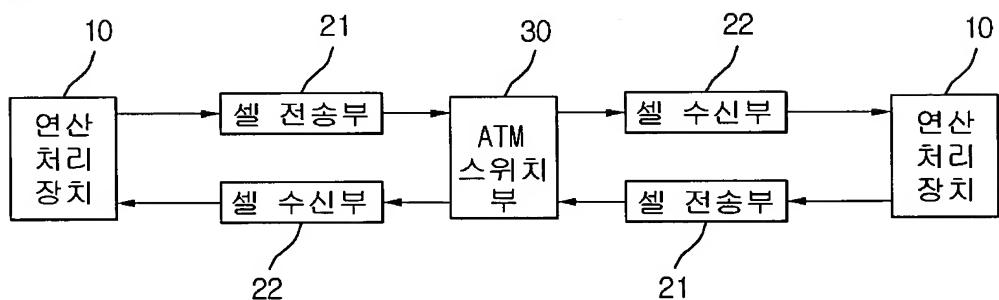
상기 수신 데이터 버퍼부는 메시지의 길이 및, 수신완료 및 복원된 메시지에 해당하는 사용자 데이터를 포함하는 것을 특징으로 하는 ATM 셀을 이용한 데이터 송수신 장치.

【도면】

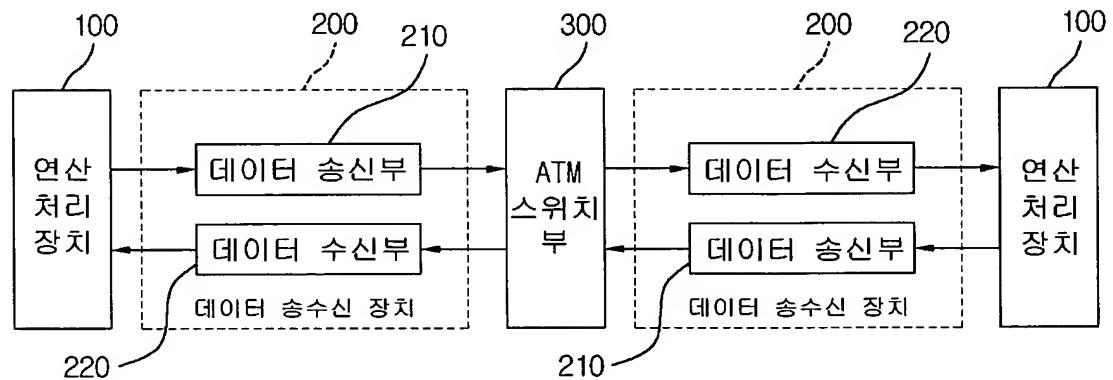
【도 1】



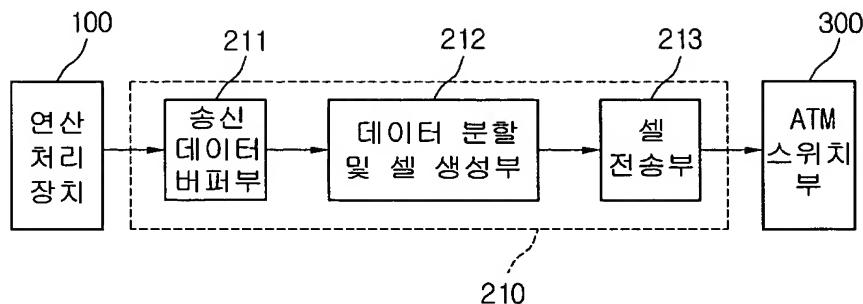
【도 2】



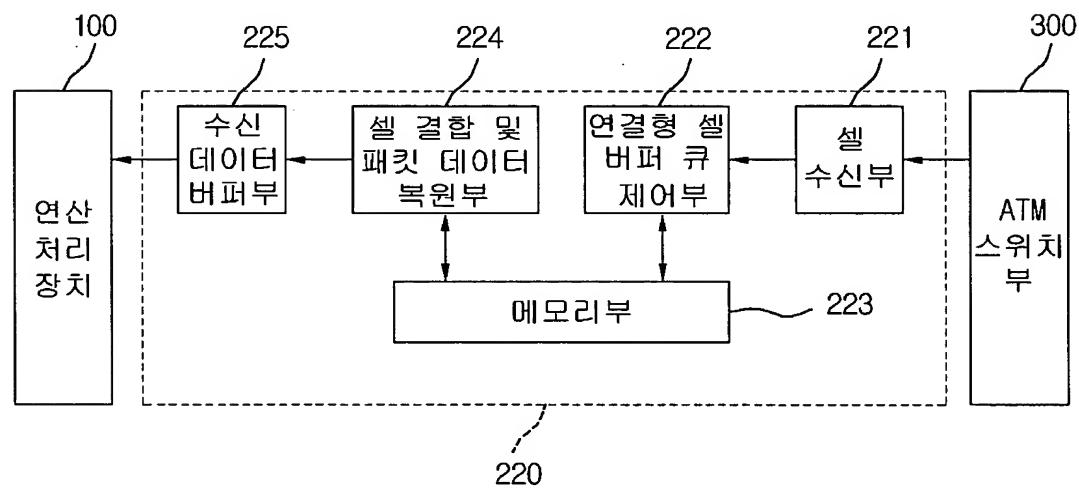
【도 3】



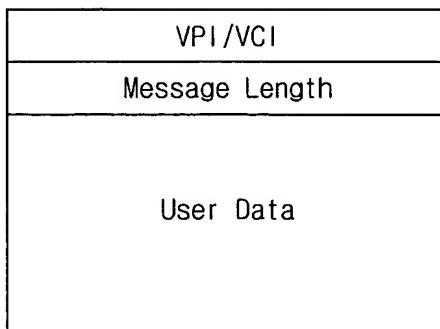
【도 4】



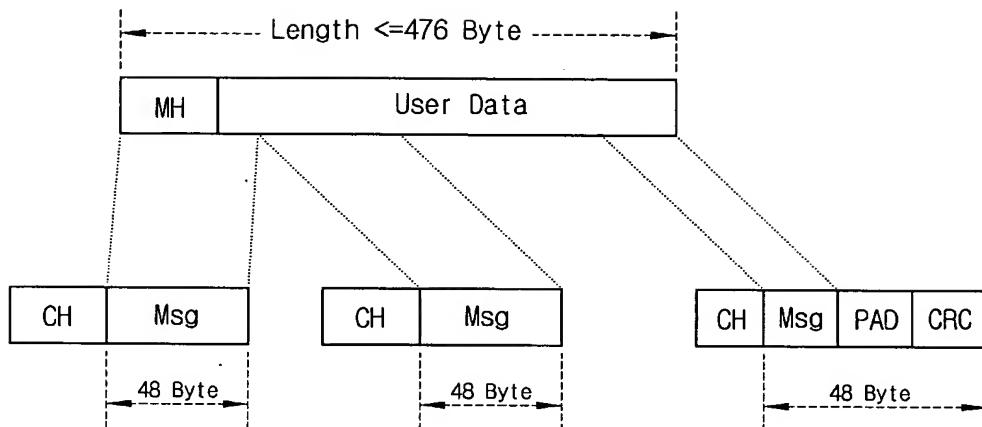
【도 5】



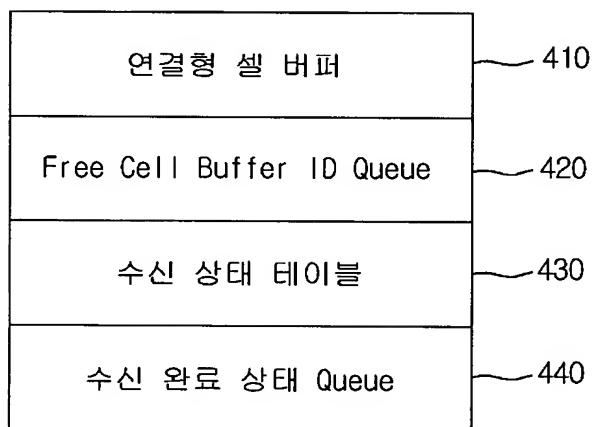
【도 6】



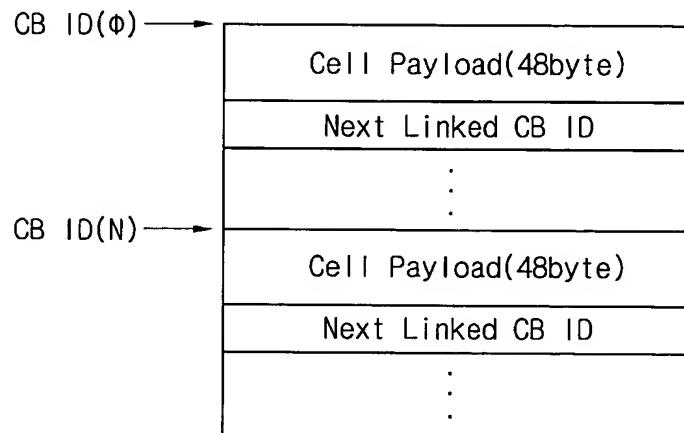
【도 7】



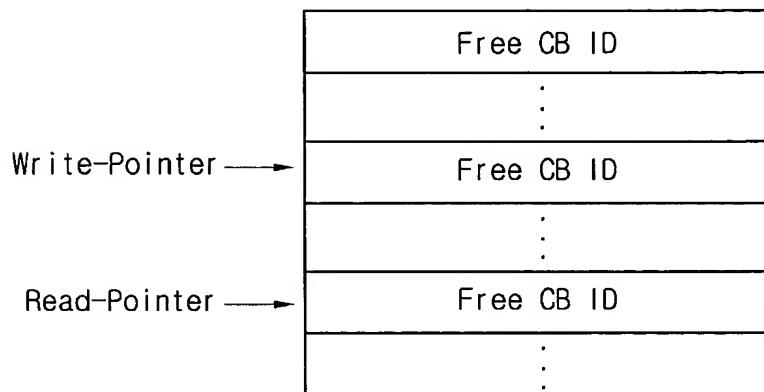
【도 8】



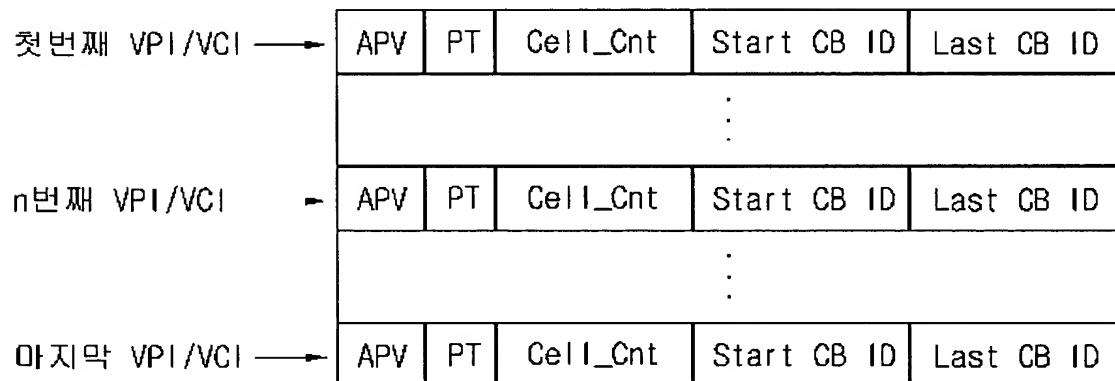
【도 9】



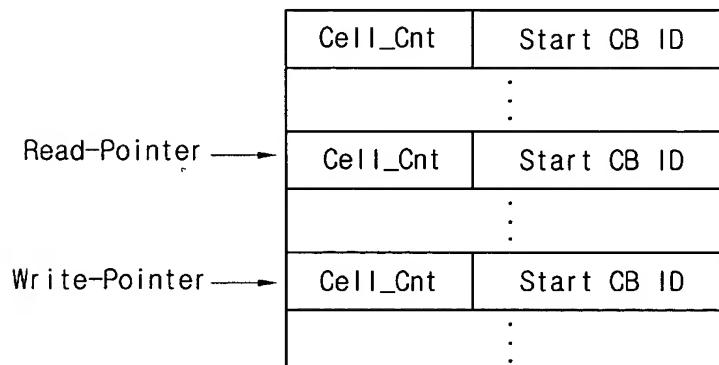
【도 10】



【도 11】



【도 12】



1020020085365

출력 일자: 2003/8/13

【도 13】

